



日 本 国 特 許 庁  
PATENT OFFICE  
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されて  
る事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed  
in this Office.

出 願 年 月 日  
Date of Application:

1999年10月18日

出 願 番 号  
Application Number:

平成11年特許願第295048号

出 願 人  
Applicant (s):

松下電器産業株式会社

CERTIFIED COPY OF  
PRIORITY DOCUMENT

2000年 7月21日

特許庁長官  
Commissioner,  
Patent Office

及 川 耕 造



出証番号 出証特2000-3056196

#4 CACO  
BA 6/18/01

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of:

Ito et al.

Serial No.: 09/689,533

Filed: October 12, 2000



Group No.:

Examiner:

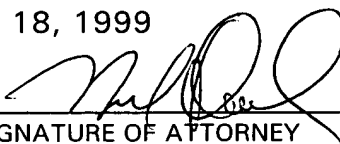
For: INFORMATION UPDATE COUNT MANAGING METHOD, INFORMATION  
UPDATE COUNT MANAGING APPARATUS, CONTENTS USAGE COUNT  
MANAGING METHOD, AND CONTENTS USAGE COUNT STORING  
APPARATUS

Assistant Commissioner for Patents  
Washington, D.C. 20231

TRANSMITTAL OF CERTIFIED COPY

Attached please find the certified copy of the foreign application from which  
priority is claimed for this case:

Country: Japan  
Application Number: 11-295048  
Filing Date: October 18, 1999

  
SIGNATURE OF ATTORNEY

Reg. No. 26,725

Neil A. DuChes

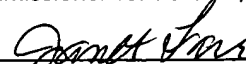
Tel. No. (216) 621-1113

**RENNER, OTTO, BOISSELLE & SKLAR, P.L.L.**  
1621 Euclid Avenue  
Nineteenth Floor  
Cleveland, Ohio 44115

CERTIFICATE OF MAILING UNDER 37 C.F.R. § 1.8

I hereby certify that this correspondence (along with any paper referenced as being attached or  
enclosed) is being deposited on the below date with the United States Postal Service with sufficient postage as  
first class mail in an envelope addressed to the Assistant Commissioner for Patents, Washington, D.C. 20231.

Date: November 1, 2000

  
Janet Farr

【書類名】 特許願

【整理番号】 2032410367

【提出日】 平成11年10月18日

【あて先】 特許庁長官殿

【国際特許分類】 G11B 20/00  
G11C 16/00

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式  
会社内

【氏名】 伊藤 基志

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式  
会社内

【氏名】 福島 能久

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式  
会社内

【氏名】 佐々木 真司

【特許出願人】

【識別番号】 000005821

【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】 100097445

【弁理士】

【氏名又は名称】 岩橋 文雄

【選任した代理人】

【識別番号】 100103355

【弁理士】

【氏名又は名称】 坂口 智康

【選任した代理人】

【識別番号】 100109667

【弁理士】

【氏名又は名称】 内藤 浩樹

【手数料の表示】

【予納台帳番号】 011305

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9809938

【プルーフの要否】 不要

【書類名】 明細書

【発明の名称】 情報書換回数管理方法および情報書換回数管理装置

【特許請求の範囲】

【請求項 1】 メモリ空間がセクタと呼ばれる単位に分割され、セクタ単位に消去可能で、前記セクタより小さいワードと呼ばれる単位に書込み可能な不揮発性メモリを用いて、

1つのセクタ内に、所定数のワードからなる情報格納領域を配置し、消去した状態に初期化するステップと、

前記情報格納領域をワード単位に所定の順番に書き込むステップと、

前記情報格納領域に最後に書込んだ情報を検索して読み出すステップとを包含することを特徴とする情報書換回数管理方法。

【請求項 2】 前記情報格納領域が配置されたセクタは、MPUのリセット後に最初に実行されるアドレスを含むセクタである、請求項 1 記載の情報書換回数管理方法。

【請求項 3】 前記所定の順番は、前記ワードのアドレスの順番である、請求項 1 記載の情報書換回数管理方法。

【請求項 4】 前記消去とは全てのビットを 1 にすることであり、前記書込みとは前記ワード内の 1 以上のビットを 0 にすることであって、

最後に書込んだ情報は、前記情報格納領域に少なくとも 1 つ以上のビットが 0 であるワードを所定の順番に検索し、最後に合致したワードである、請求項 1 記載の情報書換回数管理方法。

【請求項 5】 前記情報書換回数管理方法は、さらに前記情報格納領域と同じセクタ内に前記情報格納領域に書込んだ回数をカウントする書換回数格納領域を配置し、前記書換回数格納領域を消去した状態に初期化するステップを包含し、

前記消去とは全てのビットを 1 にすることであり、前記書込みとは前記ワード内の 0 以上のビットを 0 にするとともに前記書換回数格納領域の 0 が書込まれたビットを 1 つ多くすることであって、

最後に書込んだ情報は、前記書換回数格納領域の 0 が書込まれたビット数に合致する順番の前記情報格納領域のワードである、請求項 1 記載の情報書換回数管

理方法。

【請求項 6】 メモリ空間がセクタと呼ばれる単位に分割され、セクタ単位に消去可能で、前記セクタより小さいワードと呼ばれる単位に書込み可能な不揮発性メモリを用いて、

1つのセクタ内に消去状態に初期化された所定数のワードからなる情報格納領域と、

前記情報格納領域をワード単位に所定の順番に書き込む手段と、

前記情報格納領域に最後に書込んだ情報を検索して読み出す手段とを備えたことを特徴とする情報書換回数管理装置。

【請求項 7】 前記情報格納領域が配置されたセクタは、MPUのリセット後に最初に実行されるアドレスを含むセクタである、請求項 6 記載の情報書換回数管理装置。

【請求項 8】 前記所定の順番は、前記ワードのアドレスの順番である、請求項 6 記載の情報書換回数管理装置。

【請求項 9】 前記消去とは全てのビットを 1 にすることであり、前記書込みとは前記ワード内の 1 以上のビットを 0 にすることであって、

最後に書込んだ情報は、前記情報格納領域に少なくとも 1 つ以上のビットが 0 であるワードを所定の順番に検索し、最後に合致したワードである、請求項 6 記載の情報書換回数管理装置。

【請求項 10】 前記情報書換回数管理装置は、さらに前記情報格納領域に書込んだ回数をカウントする消去状態に初期化された書換回数格納領域を備え、

前記消去とは全てのビットを 1 にすることであり、前記書込みとは前記ワード内の 0 以上のビットを 0 にするとともに前記書換回数格納領域の 0 が書込まれたビットを 1 つ多くすることであって、

最後に書込んだ情報は、前記書換回数格納領域の 0 が書込まれたビット数に合致する順番の前記情報格納領域のワードである、請求項 6 記載の情報書換回数管理装置。

【請求項 11】 メモリ空間がセクタと呼ばれる単位に分割され、セクタ単位に消去可能で、前記セクタより小さいワードと呼ばれる単位に書込み可能な不揮

発性メモリを、それぞれ複数のセクタから構成されるブート領域とシステム領域に分割し、

前記ブート領域に、

消去した状態に初期化された所定数のワードからなる情報格納領域と、

M P U の初期化を行う M P U 初期化手段と、

前記情報格納領域の内容を検査する検査手段と

を備え、

前記システム領域に、

前記情報格納領域をワード単位に所定の順番に書き込む追記手段と、

前記情報格納領域に最後に書込んだ情報を検索して読み出す再生手段と

を備え、

M P U がリセットされた直後に、前記 M P U 初期化手段を実行し、それから前記検査手段を実行し、その後に前記システム領域へ制御を渡す起動手段と、  
を備えたことを特徴とする情報書換回数管理装置。

【請求項 12】 前記起動手段は、ブート領域に配置されている、請求項 11 記載の情報書換回数管理装置。

【請求項 13】 メモリ空間がセクタと呼ばれる単位に分割され、セクタ単位に消去可能で、前記セクタより小さいワードと呼ばれる単位に書込み可能な不揮発性メモリを、それぞれ複数のセクタから構成されるブート領域とシステム領域に分割し、

前記ブート領域に、

消去した状態に初期化された所定数のワードからなる情報格納領域と、

M P U の初期化を行う M P U 初期化手段と、

前記情報格納領域の内容の検査を実行し、前記情報格納領域に最後に書込んだ情報を検索して読み出す再生手段と

を備え、

前記システム領域に、

前記情報格納領域をワード単位に所定の順番に書き込む追記手段と、

前記再生手段を呼び出す再生呼出手段と

を備え、

リセットされた直後にMPUの初期化を実行し、その後に前記システム領域へ制御を渡す起動手段と

を備えたことを特徴とする情報書換回数管理装置。

【請求項 1 4】 上位制御装置に接続される情報書換回数管理装置であって、

メモリ空間がセクタと呼ばれる単位に分割され、セクタ単位に消去可能で、前記セクタより小さいワードと呼ばれる単位に書込み可能な不揮発性メモリを、それぞれ複数のセクタから構成されるブート領域とシステム領域に分割し、

前記ブート領域に、

消去した状態に初期化された所定数のワードからなる情報格納領域と、

MPUの初期化を行うMPU初期化手段と、

前記情報格納領域の内容を検査する検査手段と、

前記情報格納領域の内容の検査を実行し、前記情報格納領域に最後に書込んだ情報を検索して読み出す再生手段と、

前記上位制御装置から前記システム領域に格納するプログラムを受信するI/F制御手段と、

前記プログラムの内容で前記システム領域を書換えるフラッシュメモリ書換手段と、

MPUがリセットされた直後に、前記MPU初期化手段を実行し、それから前記検査手段を実行し、その後に前記システム領域へ制御を渡す起動手段と、

MPUがリセットされた直後に、前記MPU初期化手段を実行し、それから前記上位制御装置からの受信待ちを行う特殊起動手段と

を備え、

前記システム領域に、

前記情報格納領域をワード単位に所定の順番に書き込む追記手段と、

前記再生手段を呼び出す再生呼出手段と

を備えたことを特徴とする情報書換回数管理装置。

【発明の詳細な説明】

【0001】



【発明の属する技術分野】

本発明は、情報の書換回数を管理する方法および装置に関するものである。

【0002】

【従来の技術】

近年、MPEG2方式と呼ばれる高度な映像圧縮方式と、DVDと呼ばれる5GB近い大容量を有する光ディスクとが開発されている。この2つの技術を結合することにより、DVDは2時間以上の高品質のデジタルAVデータを記録することが可能となり、映画などの映像コンテンツを家庭で高画質に楽しむことができるようになってきている。

【0003】

また、従来の映画業界では、国・地域ごと公開する時期をずらすのが通例であった。ハリウッド映画を例に挙げると、米国で最初に公開され、その半年後に日本や欧州で公開される。このように時期をずらすことにより、米国での興行成績に応じて、より良い映画を厳選して世界中に配布することが可能となったり、国・地域毎の倫理上の問題を解決する時間を稼ぐことが可能となる。特に、倫理に関する考え方は、その国の風土や習慣や宗教に依存し、各国毎に異なる。従って、ある国で倫理上問題のない内容であったとしても、別の国では倫理上問題となることが有り得るので、注意が必要である。

【0004】

こうした背景から、DVDには再生可能な地域制限の機構が組み込まれている。DVDディスクには、このディスクを再生してよい地域の情報が記載され、DVD再生装置には、この装置が使われる地域の情報が記憶される。

【0005】

DVD再生装置における地域情報の記憶方法は、単に設定できればよいのであれば、スイッチ（ジャンパピンやディップスイッチ等）や、1回だけ書込み可能な不揮発性メモリ（PROM）や、何度でも書込み可能な不揮発性メモリ（EEPROM）を用いてもよい。

【0006】

但し、ユーザが海外へ転勤する場合や、製造者が輸出先を変更する場合を考慮

すると 1 回しか設定できない方式では不便である。逆に、設定回数が無制限であれば、上述した倫理上の問題がある。そこで、設定できる回数に上限を設け、その回数までならユーザが地域を設定し直してよいことになっている。これを実現する為に、一般的に、ワード（例えばバイト）単位に消去・書込みが可能な E E P R O M に、設定されている地域情報と設定した回数の情報を保持する。

## 【 0 0 0 7 】

## 【発明が解決しようとする課題】

しかしながら、単に E E P R O M 等で地域情報や設定回数を保持するだけでは、地域制限を外すといった、違法な改造に対して防御力が弱かった。例えば、E E P R O M の地域情報や設定回数を保持している個所が漏洩してしまうと、その値を書き換えることで、設定回数が無制限になってしまう。このような違法行為が氾濫すると有用なコンテンツが配布されなくなり、正しい行為をしている多くのユーザの利益を損ねる結果になる。

## 【 0 0 0 8 】

本発明は上記問題点に鑑み、違法行為の氾濫を防ぎ、ユーザが許容された最大限の回数の書き換えが可能な情報の管理方法を提供する。

## 【 0 0 0 9 】

## 【課題を解決するための手段】

本発明の情報書換回数管理方法は、メモリ空間がセクタと呼ばれる単位に分割され、セクタ単位に消去可能で、前記セクタより小さいワードと呼ばれる単位に書込み可能な不揮発性メモリを用いて、1つのセクタ内に、所定数のワードからなる情報格納領域を配置し、消去した状態に初期化するステップと、前記情報格納領域をワード単位に所定の順番に書き込むステップと、前記情報格納領域に最後に書込んだ情報を検索して読み出すステップとを包んでおり、これにより上記目的が達成される。

## 【 0 0 1 0 】

前記情報格納領域が配置されたセクタは、M P U のリセット後に最初に実行されるアドレスを含むセクタでもよい。

## 【 0 0 1 1 】

前記所定の順番は、前記ワードのアドレスの順番であってもよい。

【0012】

前記消去とは全てのビットを1にすることであり、前記書込みとは前記ワード内の1以上のビットを0にすることであって、最後に書込んだ情報は、前記情報格納領域に少なくとも1つ以上のビットが0であるワードを所定の順番に検索し、最後に合致したワードであってもよい。

【0013】

前記情報書換回数管理方法は、さらに前記情報格納領域と同じセクタ内に前記情報格納領域に書込んだ回数をカウントする書換回数格納領域を配置し、前記書換回数格納領域を消去した状態に初期化するステップを包み、前記消去とは全てのビットを1にすることであり、前記書込みとは前記ワード内の0以上のビットを0にするとともに前記書換回数格納領域の0が書込まれたビットを1つ多くすることであって、最後に書込んだ情報は、前記書換回数格納領域の0が書込まれたビット数に合致する順番の前記情報格納領域のワードであってよい。

【0014】

本発明の情報書換回数管理装置は、メモリ空間がセクタと呼ばれる単位に分割され、セクタ単位に消去可能で、前記セクタより小さいワードと呼ばれる単位に書込み可能な不揮発性メモリを用いて、1つのセクタ内に消去状態に初期化された所定数のワードからなる情報格納領域と、前記情報格納領域をワード単位に所定の順番に書き込む手段と、前記情報格納領域に最後に書込んだ情報を検索して読み出す手段とを備えており、これにより上記目的が達成される。

【0015】

前記情報格納領域が配置されたセクタは、MPUのリセット後に最初に実行されるアドレスを含むセクタでもよい。

【0016】

前記所定の順番は、前記ワードのアドレスの順番でもよい。

【0017】

前記消去とは全てのビットを1にすることであり、前記書込みとは前記ワード内の1以上のビットを0にすることであって、最後に書込んだ情報は、前記情報

格納領域に少なくとも1つ以上のビットが0であるワードを所定の順番に検索し、最後に合致したワードであってもよい。

## 【0018】

前記情報書換回数管理方法は、さらに前記情報格納領域に書込んだ回数をカウントする消去状態に初期化された書換回数格納領域を備え、前記消去とは全てのビットを1にすることであり、前記書込みとは前記ワード内の0以上のビットを0にするとともに前記書換回数格納領域の0が書込まれたビットを1つ多くすることであって、最後に書込んだ情報は、前記書換回数格納領域の0が書込まれたビット数に合致する順番の前記情報格納領域のワードであってもよい。

## 【0019】

本発明の情報書換回数管理装置は、メモリ空間がセクタと呼ばれる単位に分割され、セクタ単位に消去可能で、前記セクタより小さいワードと呼ばれる単位に書込み可能な不揮発性メモリを、それぞれ複数のセクタから構成されるブート領域とシステム領域に分割し、前記ブート領域に、消去した状態に初期化された所定数のワードからなる情報格納領域と、MPUの初期化を行うMPU初期化手段と、前記情報格納領域の内容を検査する検査手段とを備え、前記システム領域に、前記情報格納領域をワード単位に所定の順番に書き込む追記手段と、前記情報格納領域に最後に書込んだ情報を検索して読み出す再生手段とを備え、MPUがリセットされた直後に、前記MPU初期化手段を実行し、それから前記検査手段を実行し、その後に前記システム領域へ制御を渡す起動手段とを備えており、これにより、上記目的が達成される。

## 【0020】

前記起動手段は、ブート領域に配置されていてもよい。

## 【0021】

本発明の情報書換回数管理装置は、メモリ空間がセクタと呼ばれる単位に分割され、セクタ単位に消去可能で、前記セクタより小さいワードと呼ばれる単位に書込み可能な不揮発性メモリを、それぞれ複数のセクタから構成されるブート領域とシステム領域に分割し、前記ブート領域に、消去した状態に初期化された所定数のワードからなる情報格納領域と、MPUの初期化を行うMPU初期化手段

と、前記情報格納領域の内容の検査を実行し、前記情報格納領域に最後に書込んだ情報を検索して読み出す再生手段とを備え、前記システム領域に、前記情報格納領域をワード単位に所定の順番に書き込む追記手段と、前記再生手段を呼び出す再生呼出手段とを備え、リセットされた直後にMPUの初期化を実行し、その後前記システム領域へ制御を渡す起動手段とを備えており、これにより、上記目的が達成される。

#### 【0022】

本発明の情報書換回数管理装置は、上位制御装置に接続される情報書換回数管理装置であって、メモリ空間がセクタと呼ばれる単位に分割され、セクタ単位に消去可能で、前記セクタより小さいワードと呼ばれる単位に書込み可能な不揮発性メモリを、それぞれ複数のセクタから構成されるブート領域とシステム領域に分割し、前記ブート領域に、消去した状態に初期化された所定数のワードからなる情報格納領域と、MPUの初期化を行うMPU初期化手段と、前記情報格納領域の内容を検査する検査手段と、前記情報格納領域の内容の検査を実行し、前記情報格納領域に最後に書込んだ情報を検索して読み出す再生手段と、前記上位制御装置から前記システム領域に格納するプログラムを受信するI/F制御手段と、前記プログラムの内容で前記システム領域を書換えるフラッシュメモリ書換手段と、MPUがリセットされた直後に、前記MPU初期化手段を実行し、それから前記検査手段を実行し、その後前記システム領域へ制御を渡す起動手段と、MPUがリセットされた直後に、前記MPU初期化手段を実行し、それから前記上位制御装置からの受信待ちを行う特殊起動手段とを備え、前記システム領域に、前記情報格納領域をワード単位に所定の順番に書き込む追記手段と、前記再生手段を呼び出す再生呼出手段とを備えており、これにより、上記目的が達成される。

#### 【0023】

##### 【発明の実施の形態】

以下、図面を参照しながら本発明の実施の形態を説明する。

#### 【0024】

##### (実施の形態1)

プログラムやデータを格納する不揮発性メモリとして、フラッシュメモリがある。フラッシュメモリの特徴は、チップ全体やいくつかに分割したセクタと呼ばれる単位で内容を消去でき、例えば8ビットや16ビットのワードと呼ばれる単位で内容を書込めることである。従来のEEPROMに比べて消去をワード単位からセクタ単位に簡略化したことにより、記憶容量当りのコストが低減している。一般に、消去とはビットを1にすることであり、書込みとはビットを0にすることである。

## 【0025】

小型演算素子(MPU:Micro Processor Unit、以下マイコンと略す)は、リセットされると所定の番地に格納されているプログラムを実行するように設計されている。そこに置かれるプログラムは、マイコンの初期化処理、例えばメモリ空間のウェイト設定やスタックポインタの初期値設定や各種割込みの許可禁止の設定といった、マイコンを使う上で必要不可欠な処理を含んでいる。

## 【0026】

マイコンのプログラム格納領域としてフラッシュメモリを使うと、マイコンがリセットされた後に最初に実行されるアドレスを含む唯一のセクタが存在する。仮に、このセクタが消去されると、マイコンは初期化処理を失い暴走することになる。従って、このセクタは消去しづらい特徴を有することになり、消去されたくないデータを保持するのに適している。

## 【0027】

図1は、消去せずに上書きしたときのフラッシュメモリに記憶される値の図である。

## 【0028】

フラッシュメモリに、専用の書き込み装置等を用いて、マイコンの初期化処理を含むプログラムを初めて書き込むとき、わざと所定の領域を空けておく。すると、この領域のある8ビットに記憶される値は、図1Aのように全てのビットが1となる。

## 【0029】

次に、図 1 B のように、同じ領域にビットパターンとして 0 1 1 1 1 1 1 1 b (添え字 b は 2 進数を示す) を上書きすると、0 1 1 1 1 1 1 1 b が記憶される。

#### 【0030】

さらに、図 1 C のように、同じ場所に 1 1 0 1 0 1 1 1 b を上書きすると、0 1 0 1 0 1 1 1 b が記憶される。つまり、既に記憶されているビットパターンと、上書きされたビットパターンの論理積が記憶される。

#### 【0031】

ここで、ワード単位に記憶されるデータに、(1) 少なくとも 1 つ以上のビットが 0 である、(2) 所定数を越えるビットが 0 ならば無効である、という制限を加える。例えば、装置の地域情報であれば、その装置は同時に 1 つ以上の地域に存在することはない。そこで、今装置が、存在している地域に対応する 1 ビットが 0 で、それ以外のビットが 1 と定義する。この場合、条件 (1) は 1 つのビットだけが 0 であり、条件 (2) は 2 つ以上のビットが 0 ならば無効であると解釈される。

#### 【0032】

また、情報を記憶する領域のワード数を、書換が許容される回数に等しくする。図 2 は、書換が許容されている回数 N が 8 の場合を示す。以下、図 2 を用いて、地域情報の管理方法について説明する。

#### 【0033】

フラッシュメモリ 201 の最初のセクタ 202 に、マイコンの初期化処理を含むプログラム領域 203 と、N (= 8) ワード分の情報格納領域 204 が配置される。マイコンがリセットされると、このセクタの先頭番地から実行される。N ワード分の情報格納領域 204 は、まだこの領域に書き込みがなければ、全てのビットが 1 である。ここで、ワード 205 は 8 ビットで構成され、1 1 1 1 1 1 1 1 b は、16 進数で表現すると FFh (添え字 h は 16 進数を示す) と表現される。

#### 【0034】

地域情報は、設定される順番に応じて、情報格納領域 204 を構成する各ワー

ド 205 の番地の昇順に書込まれる。初めて設定された地域情報 (F7h = 11110111b) は、1 番目のワード 206 に書込まれ、2 回目に設定された地域情報 (FBh = 11111011b) は、2 番目のワード 207 に書込まれ、3 回目に設定された地域情報 (7Fh = 01111111b) は、3 番目のワード 208 に書込まれる。書換が許容されている回数 N まで、地域を設定し直すと、情報格納領域 204 にこれ以上地域情報を書き込むことのできる領域はなくなる。無理やりに新たな地域情報を 4 番目のワード 209 に書き込むと、複数のビットが 0 (3Eh = 00111110b) となり、無効な地域情報と判断することができる。

#### 【0035】

最後に書込んだ情報がどれであるか判断するには、情報格納領域に少なくとも 1 つ以上のビットが 0 であるワードを、番地の昇順に検索し、最後に合致したワードが所望の情報である。ここで、合致したワードの番地を X としてマイコンは記憶しておく。

#### 【0036】

情報格納領域をワード単位に番地の昇順で書き込むには、最後に書込まれたワードの番地 X に 1 を加えた番地に、新しい情報を書き込めばよい。

#### 【0037】

ここで、ワード中の 1 ビットだけが 0 の情報を書き込むという制限を付けたが、1 ビット以上であれば構わない。例えば、ワード単位に記憶されるデータに、(1) 少なくとも 1 つ以上のビットが 0 である、(2) 8 を越えるビットが 0 ならば無効である、という制限を加える。ワードは 8 ビットしかないので、条件 (2) は成り立つことはない。この条件 (1) と (2) であれば、FFh = 11111111b 以外の値は全て、同様に管理できる。

#### 【0038】

更に、ビットの値の 0 と 1 を反転されても構わない。つまり、ワード単位に記憶されるデータに、(1) 少なくとも 1 つ以上のビットが 0 である。(2) 所定数を越えるビットが 1 ならば無効である、という制限を加える。例えば、装置の地域情報に当てはめるならば、今装置が、存在している地域に対応する 1 ビット



が1で、それ以外のビットが0と定義する。この場合、条件(1)は1つのビットだけが1であり、条件(2)は2つ以上のビットが1ならば無効であると解釈される。

## 【0039】

図3は、ビット反転した地域情報の管理方法の概念図である。以下、図3について説明する。なお、図2と同じ構成については、同一番号を付し、説明を省略する。

## 【0040】

地域情報は、設定される順番に応じて、情報格納領域204を構成する各ワード205の番地の昇順に書込まれる。初めて設定された地域情報(08h=00001000b)は、1番目のワード306に書込まれ、2回目に設定された地域情報(04h=00000100b)は、2番目のワード307に書込まれ、3回目に設定された地域情報(80h=10000000b)は、3番目のワード308に書込まれる。書換が許容されている回数Nまで、地域を設定し直すと、情報格納領域204にこれ以上地域情報を書き込むことのできる領域はなくなる。無理やりに新たな地域情報を4番目のワード309に書き込むと、全てのビットが0(00h=00000000b)となり、再生可能な地域を増やすことはできない。補足説明すると、ワード309に元々、01h=00000001bが設定されていたとして、これとは異なるビットが1の値、例えば02h=00000010bを書き込むと、図1を用いて説明したように論理和として記憶されるため、全てのビットが0となる。

## 【0041】

次に、FFh=11111111bも含めて、全ての取り得る値を管理する方法について、図4を参照しながら説明する。なお、図2と同じ構成については、同一番号を付し、説明を省略する。

## 【0042】

フラッシュメモリ201は、さらに、書換が許容されている回数N(=8)に等しいビット数から構成される書換回数格納領域410が配置される。書換回数格納領域410は、全てのビットが1に初期化され、情報格納領域204に書き

込まれる毎に、1つのビットが0に変更される。

#### 【0043】

地域情報は、設定される順番に応じて、情報格納領域204を構成する各ワード205の番地の昇順に書込まれる。初めて設定された地域情報（F7h=11110111b）は、1番目のワード206に書込まれ、書換回数格納領域410の最上位ビットが0（7Fh=01111111b）に変更される。2回目に設定された地域情報（FFh=11111111b）は、2番目のワード407に書込まれ、書換回数格納領域410の第2位ビットが0（3Fh=00111111b）に変更される。3回目に設定された地域情報（7Fh=01111111b）は、3番目のワード208に書込まれ、書換回数格納領域410の第3位ビットが0（1Fh=00011111b）に変更される。書換が許容されている回数Nまで、地域を設定し直すと、情報格納領域204にこれ以上地域情報を書き込むことのできる領域は無くなり、書換回数格納領域410も全てのビットが0になり、書換できる回数が無くなったことを示す。

#### 【0044】

最後に書込んだ情報がどれであるか判断するには、書換回数格納領域の0になっているビットの数Xを求めればよく、情報格納領域のX番目のワードが所望の情報である。

#### 【0045】

情報格納領域をワード単位に番地の昇順で書き込むには、X+1番目のワードに、新しい情報を書き込めばよい。

#### 【0046】

以上説明したように、本発明の実施の形態1によれば、フラッシュメモリの消去せずに書込むと記憶された値と書込んだ値の論理積が記憶されるという素子特性に着目し、フラッシュメモリを追記型のメモリとして利用することができる。また、マイコンはリセット後に特定の番地のプログラムを実行するという特徴から、その番地を含むフラッシュメモリのセクタに、追記型のメモリとして利用する領域を配置することで、消去されることを防ぎ、追記型としてしか利用できないように保護することができる。

## 【0047】

## (実施の形態2)

以下、実施の形態1で説明した情報格納領域を用いて、その情報格納領域の内容が正しいかを検査し、その内容に従って動作することを保証する光ディスク装置の一実施の形態について、図面を参照しながら説明する。

## 【0048】

図5は、本発明の実施の形態2における光ディスク装置の構成を示すブロック図である。図5に示されるように光ディスク装置502は、パーソナルコンピュータ等の上位制御装置501と、SCSIやATAPI等のI/Fバス503を介して接続される。

## 【0049】

光ディスク装置502は、フラッシュメモリ508に格納された制御プログラムに従い、光ディスク装置502を制御するマイコン505と、SCSIやATAPI等のプロトコル制御を行うI/F回路504と、著作権を保護するための相互認証や情報の暗号化を行う著作権保護回路506と、一時的にデータを蓄えるDRAM507と、光ピックアップ（図示せず）のサーボ制御や光電変換や信号処理を行うその他の回路509から構成される。

## 【0050】

フラッシュメモリ508を制御プログラムの格納に用いる利点は、制御プログラムに何らかの不具合があったり、より新しい規格に対応するためには、制御プログラムを更新できることにある。但し、フラッシュメモリ508に格納される制御プログラムの更新に失敗すると、光ディスク装置502は復旧不能に陥る危険性がある。

## 【0051】

そこで、フラッシュメモリ508のセクタ単位で消去できるという特性を利用して、復旧に必要な最低限の機能を持ち工場出荷時にのみ書き換えするブート領域と、最新の制御プログラムを格納するため工場出荷後も書き換えするシステム領域とに分割するのが一般的である。そのようなフラッシュメモリ508の領域分割を踏まえて、情報の改ざんを検出したり、情報を必ず参照するようにして、

情報の書換回数が正しく管理される方法について説明する。

#### 【0052】

図6は、フラッシュメモリ508のレイアウト図である。フラッシュメモリ508の領域は、大別してブート領域601とシステム領域602から構成される。これらの領域は、フラッシュメモリ508のセクタの単位で構成される。ここでは、ブート領域601が、第1セクタ603と第2セクタ604から構成され、システム領域602が、第3セクタ605と第4セクタ606と第5セクタ607から構成される。ブート領域601は、光ディスク装置502を復旧する機能が必要なので、マイコンの初期化处理610とI/F制御処理611とフラッシュメモリ書換処理612が格納される。さらに、ブート領域601は、書換回数に制限の付いた情報を記憶する情報格納領域615と、情報格納領域615の内容を検査する第1検査処理と第2検査処理が格納される。システム領域602は、その他の回路509の制御を含み、光ディスク装置502の全ての機能を実現するシステム制御プログラム616が格納される。ここで、第1検査処理と第2検査処理は、消去されていないように、第1セクタ603に配置している。

#### 【0053】

図7は、ブート領域の主たる機能を説明するフローチャートである。(701)マイコン505が電源を入れたとき等のリセットの発生があると、マイコンの初期化处理を行う。(702)ブート領域601のプログラムに留まっておくモードであれば処理(705)へ、そうでなければ処理(703)へ分岐する。このモードは、ジャンパピンをショートすることで指定したり、システム領域602のチェックサムエラー等により決定される。(703)情報格納領域615の内容が正しいかどうかを検査する第1検査処理を行い、(704)その結果が正しいければ、システム領域602に格納されるシステム制御プログラム616に制御を渡し、その結果が正しくなければ、処理(705)へ分岐する。(705)上位制御装置501からの命令が来るまで待ち、その命令を受け取るI/F制御処理を行う。その命令がシステム制御プログラムの更新であれば(706)、フラッシュメモリ書換処理(707)を行って、自らマイコンをリセットする。その命令がシステム制御プログラムの更新でなければ(707)、その命令に従

ったその他の処理（708）を行い、再び命令待ち（705）に戻る。

【0054】

図8は、ブート領域601で実行されるシステム領域602の書換処理（図7の処理（705）～（707）に相当する）の手順を説明する図である。図8において、図5の構成図と同じ構成要素は同じ番号を付している。

【0055】

図8Aにおいて、インターネット等で最新のシステム制御プログラム616を入手した上位制御装置501は、光ディスク装置502にシステム制御プログラムの更新を命令すると共に、システム制御プログラム616を送る。光ディスク装置502は、受け取ったシステム制御プログラム616をDRAM507に一時的に格納する。

【0056】

図8Bにおいて、システム制御プログラムの更新を命令された光ディスク装置502は、フラッシュメモリ508のブート領域601にあるフラッシュメモリ書換処理612を、DRAM507にコピーする。なぜならば、フラッシュメモリ508を書き換えるためにフラッシュメモリ508を操作するとき、フラッシュメモリ508上のプログラムを実行するために読み出すことを含むその他の操作ができないからである。

【0057】

図8Cにおいて、マイコン505はDRAM507上のフラッシュメモリ書換処理612に一時的に制御を移し、そのプログラムに従って、フラッシュメモリ508上のシステム領域602を消去した後に、DRAM507上のシステム制御プログラム616をシステム領域602に書込む。

【0058】

このような背景から、システム制御プログラムは、ユーザに対して公開されているため、悪意を持った人によって改ざんされる危険性が高いと言える。そのため、情報格納領域615の内容を検査する第1検査処理613と第2検査処理614も、情報格納領域615と同様に、ブート領域に配置することが好ましいことは明白である。

## 【0059】

図9は、第1検査処理のフローチャートである。変数の初期化として、検査結果を正常に、検査するワードを情報格納領域の先頭ワードとする（処理（901））。情報格納領域のどのワードにも不正な値がないことを検査し終わるまで（処理（902））、次の処理を繰り返す。検査ワードが正しいかを確認し（処理（903））、もし不正な値があれば検査結果を異常とし（処理（904））、検査処理を終了する。検査ワードが正しい値ならば、検査ワードとして情報格納領域の次のワードを設定し（処理（905））、情報格納領域の全てのワードを検査し終えたならば（処理（902））、検査処理を終了する。

## 【0060】

以上説明したように、第1検査処理を、処理を行うプログラムが改ざんされにくいブート領域に配置する（図6参照）とともに、システム制御プログラムに制御を渡す前に実行する（図7参照）ことによって、情報格納領域の内容が改ざんされていないかどうかを検査することが確実にできる。従って、システム制御プログラムに制御が渡った時点では、情報格納領域の内容は信頼できることが保証できる。

## 【0061】

図10は、システム領域の大まかな処理の流れを示すフローチャートである。

## 【0062】

システム領域に格納されたシステム制御プログラムに処理が渡ると、上位制御装置501からの命令が来るまで待ち、その命令を受け取るI/F制御処理を行う（処理（1001））。その命令の種類によって分岐が行われ（処理（1002））、著作権保護の関連の命令であれば、情報格納領域の内容に従って動作するように第2検査処理が実行され（処理（1003））、実行後再び命令待ちに戻る。その命令が著作権保護の関連でない命令ならば、システム領域に組み込まれたその他の処理が実行され（処理（1004））、実行後再び命令待ちに戻る。

## 【0063】

図11は、第2検査処理のフローチャートである。まず、システム制御プログ

ラムに制御が移った後に、情報格納領域が改ざんされていないか確認するために第1検査処理を行い（処理（1101））、その結果が正常でなければ他の処理を行わずに終了する（処理（1102））。その結果が正常であれば、情報格納領域を参照して最後に記録したワードを現在の地域情報として設定し（処理（1103））、その地域情報と著作権保護回路506とを用いて著作権関連の処理を行う（処理（1104））。

#### 【0064】

以上説明したように、第2検査処理を、処理を行うプログラムが改ざんされにくいブート領域に配置する（図6参照）とともに、システム制御プログラムに制御が移った後に実行する（図10参照）。第2検査処理は、システム領域に格納されているシステム制御プログラムには存在しない著作権保護回路の制御を含むため、上位制御装置が要求する処理を行うためには、第2検査処理を呼び出さなければならない。従って、システム制御プログラムに処理が移った後に、情報格納領域の内容が改ざんされたかの検査および、情報格納領域の内容に従って著作権保護関連の処理が確実に行われることを保証できる。

#### 【0065】

なお、実施の形態1において、情報格納領域に書込む値と書込む領域の順番の制限や、書換回数格納領域に書込む値などは一例であって、フラッシュメモリの消去せずに書込むと記憶された値と書込んだ値の論理積が記憶されるという素子特性を利用して、記憶される情報を保全するのであれば、どのような方法および装置であってもよい。さらに、情報格納領域の配置は、マイコンがリセット後に最初に実行する番地と同じセクタに配置するのであって、フラッシュメモリの最初のセクタに限定している訳ではない。

#### 【0066】

なお、実施の形態2において、マイコンがリセット後に最初に実行する番地を含むセクタを、ブート領域の構成要素に含んでいけばよいのであって、ブート領域が第1セクタと第2セクタによって構成されていると限定しているのではない。また、図7で示したブート領域の処理の流れも一例に過ぎず、システム領域に制御を渡す前に、第1検査処理が実行されればよいし、図9で示した第1検査処

理のフローチャートも情報格納領域の改ざんを検査できさえすれば、どのような処理手順でも良い。さらに、図 1 1 で示した第 2 検査処理のフローチャートにおいて、ハードウェアの制御と抱き合わせて検査処理を行ったのは、この第 2 検査処理を実行せざるを得ない状況にすることが目的であるので、この目的が達成できる限り、どのような処理手順でも良い。

【 0 0 6 7 】

【発明の効果】

本発明の情報書換回数管理方法によれば、フラッシュメモリの消去せずに書込むと記憶された値と書込んだ値の論理積が記憶されるという素子特性に着目し、フラッシュメモリを追記型のメモリとして利用することができる。また、マイコンはリセット後に特定の番地のプログラムを実行するという特徴から、その番地を含むフラッシュメモリのセクタに、追記型のメモリとして利用する領域を配置することで、消去されることを防ぎ、追記型としてしか利用できないように保護することができる。

【 0 0 6 8 】

本発明の情報書換回数管理方法によれば、情報格納領域の検査処理を行うプログラムが改ざんされにくい領域に配置するとともに、更新可能なプログラムに制御を渡す前に実行することによって、情報格納領域の内容が改ざんされていないかどうかを検査することが確実にできる。従って、更新可能なプログラムに制御が渡った時点では、情報格納領域の内容は信頼できることが保証できる。

【 0 0 6 9 】

本発明の情報書換回数管理方法によれば、情報格納領域の検査処理と情報格納領域の内容を利用する処理を行うプログラムが改ざんされにくい領域に配置するとともに、更新可能なプログラムに制御が移った後に実行する。この検査処理を含むプログラムは、上位制御装置が要求する処理を行うためには不可欠な処理を含むため、必ず呼び出されなければならない。従って、更新可能なプログラムに処理が移った後に、情報格納領域の内容が改ざんされたかの検査および情報格納領域の内容に従った処理が確実に行われることを保証できる。

【図面の簡単な説明】



【図 1】

(A) 消去状態のフラッシュメモリに記憶されているデータの図

(B) 1 回目の書込み後にフラッシュメモリに記憶されているデータの図

(C) 2 回目の書込み後にフラッシュメモリに記憶されているデータの図

【図 2】

少なくとも 1 つ以上のビットが 0 である書込みデータの管理方法の概念図

【図 3】

少なくとも 1 つ以上のビットが 0 である書込みデータの他の管理方法の概念図

【図 4】

任意の値を取り得る書込みデータの管理方法の概念図

【図 5】

光ディスク装置の構成を示すブロック図

【図 6】

フラッシュメモリのレイアウト図

【図 7】

ブート領域のプログラム全体のフローチャート

【図 8】

(A) システム領域を書き換える処理の第 1 段階の手順図

(B) システム領域を書き換える処理の第 2 段階の手順図

(C) システム領域を書き換える処理の第 3 段階の手順図

【図 9】

第 1 検査処理のフローチャート

【図 1 0】

システム領域のプログラム全体のフローチャート

【図 1 1】

第 2 検査処理のフローチャート

【符号の説明】

2 0 1 フラッシュメモリ

2 0 2 セクタ

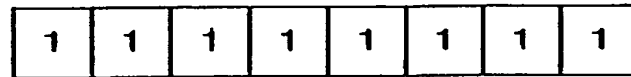
- 203 プログラム領域
- 204 情報格納領域
- 205, 206, 207, 208, 209 ワード
- 306, 307, 308, 309, 407 ワード
- 410 書換回数格納領域
- 501 上位制御装置
- 502 光ディスク装置
- 503 I/Fバス
- 504 I/F回路
- 505 マイコン
- 506 著作権保護回路
- 507 DRAM
- 508 フラッシュメモリ
- 509 その他の回路
- 510 内部バス
- 601 ブート領域
- 602 システム領域
- 603 第1セクタ
- 604 第2セクタ
- 605 第3セクタ
- 606 第4セクタ
- 607 第5セクタ
- 610 マイコンの初期化处理
- 611 I/F制御処理
- 612 フラッシュメモリ書換処理
- 613 第1検査処理
- 614 第2検査処理
- 615 情報格納領域
- 616 システム制御プログラム

【書類名】

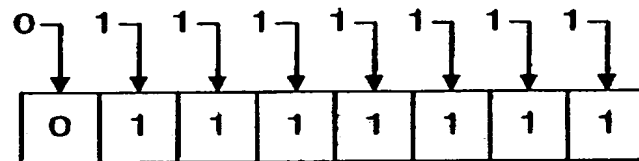
図面

【図 1】

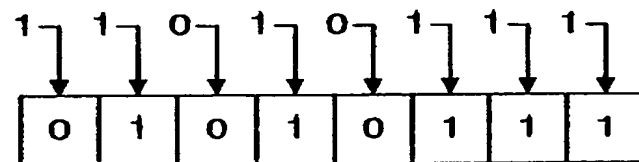
(A)



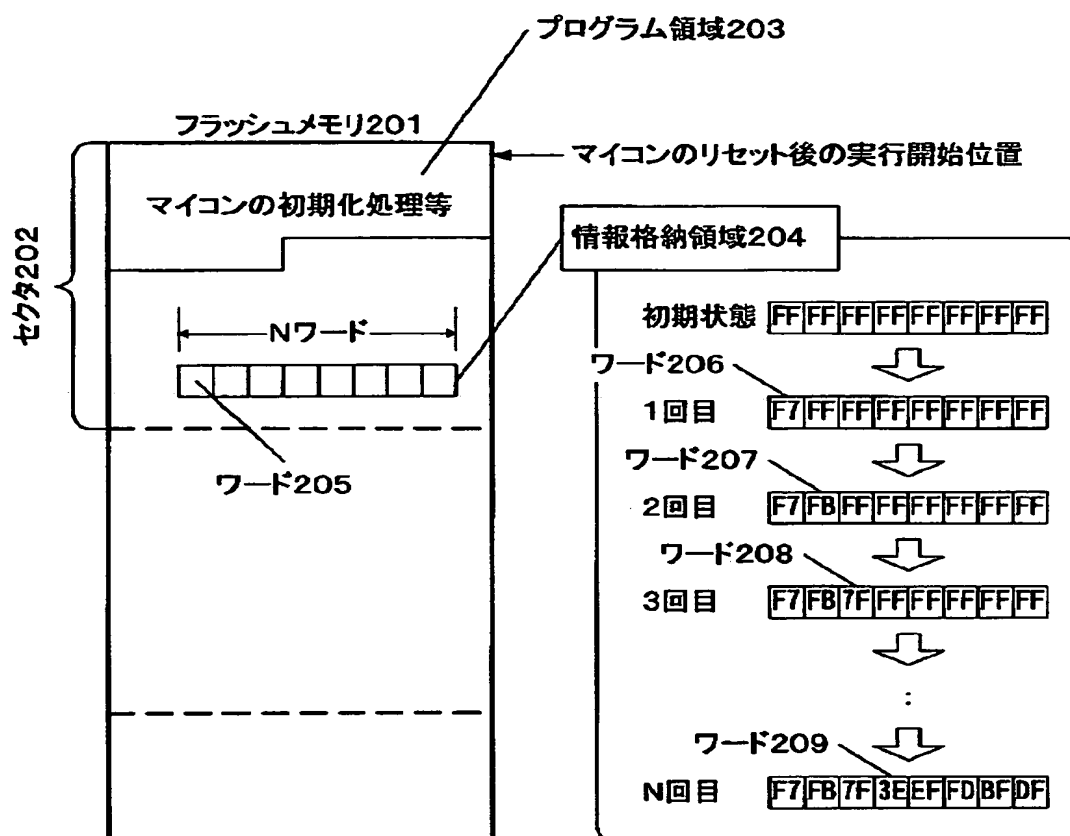
(B)



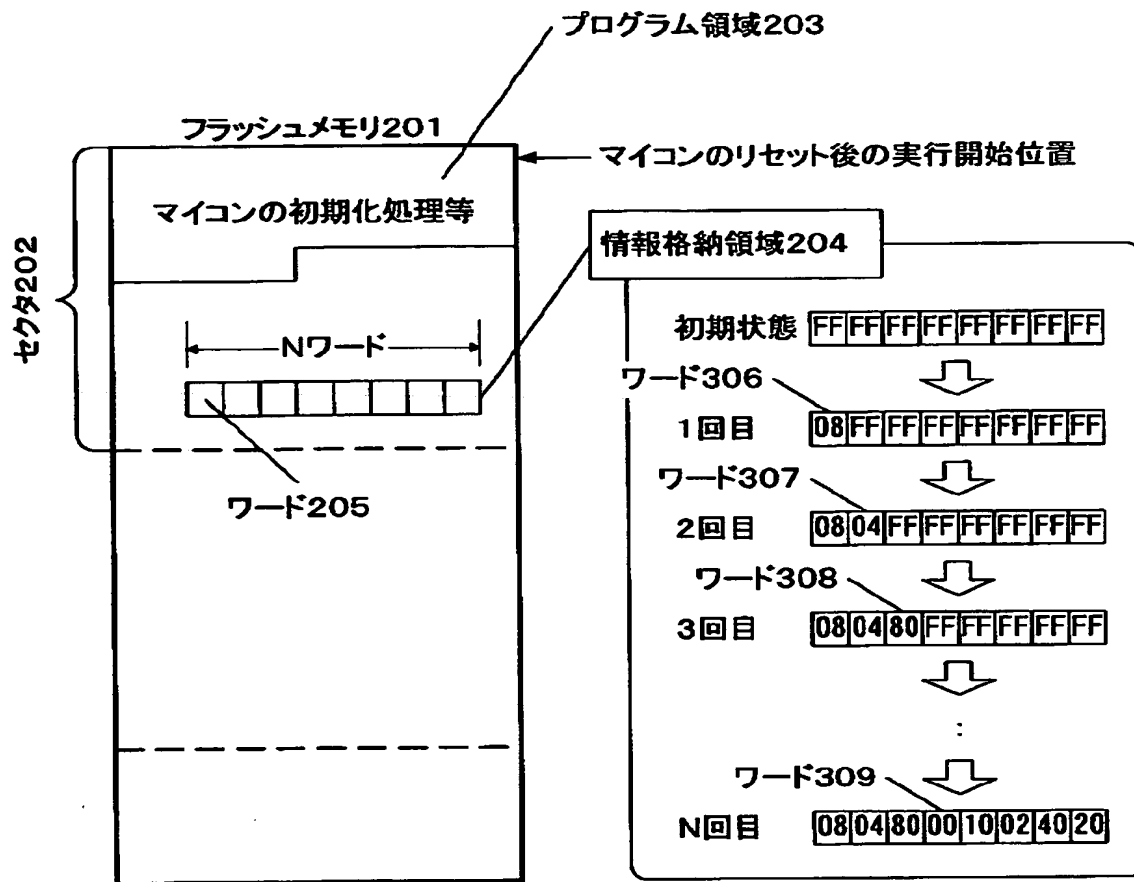
(C)



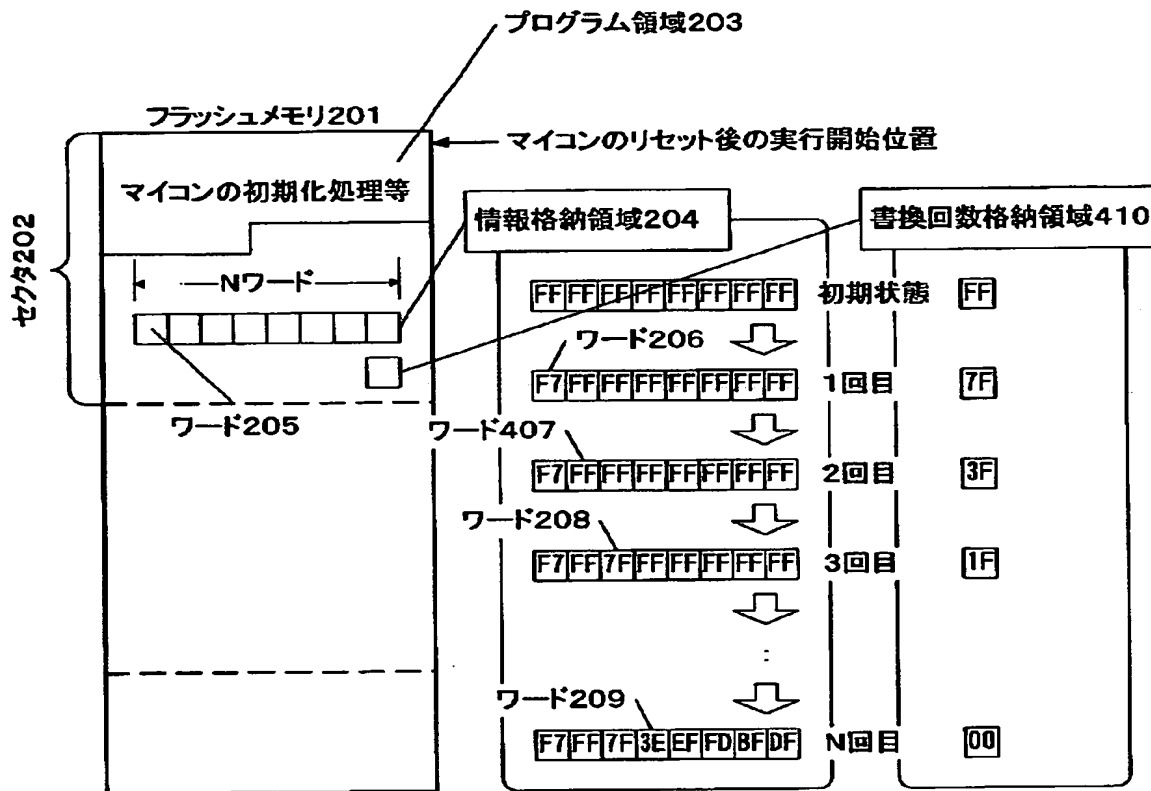
【図 2】



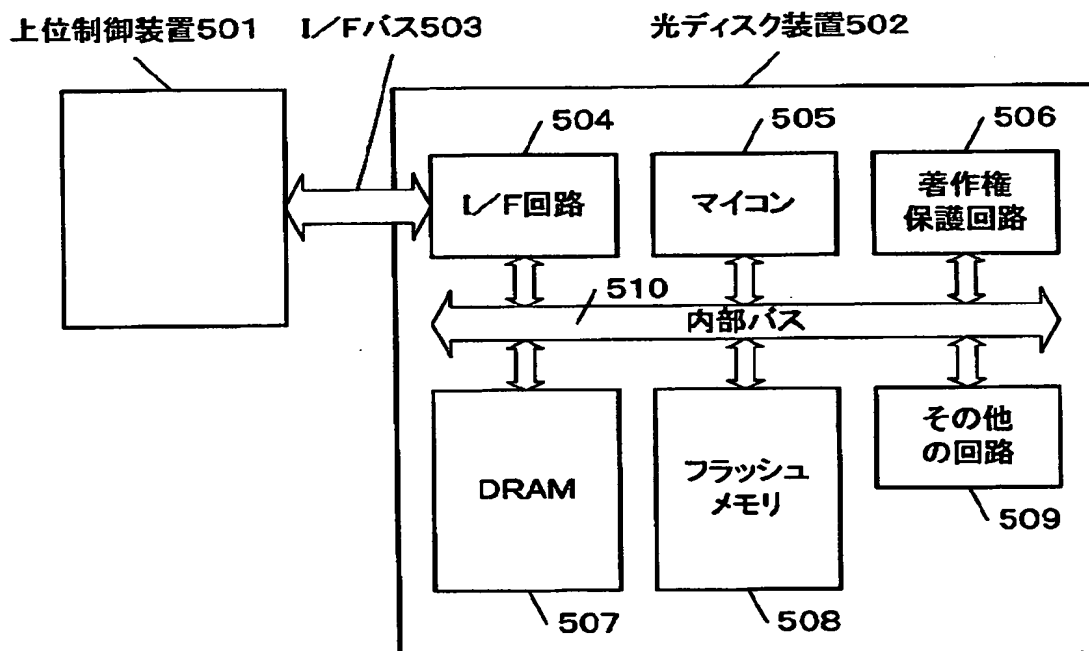
【図 3】



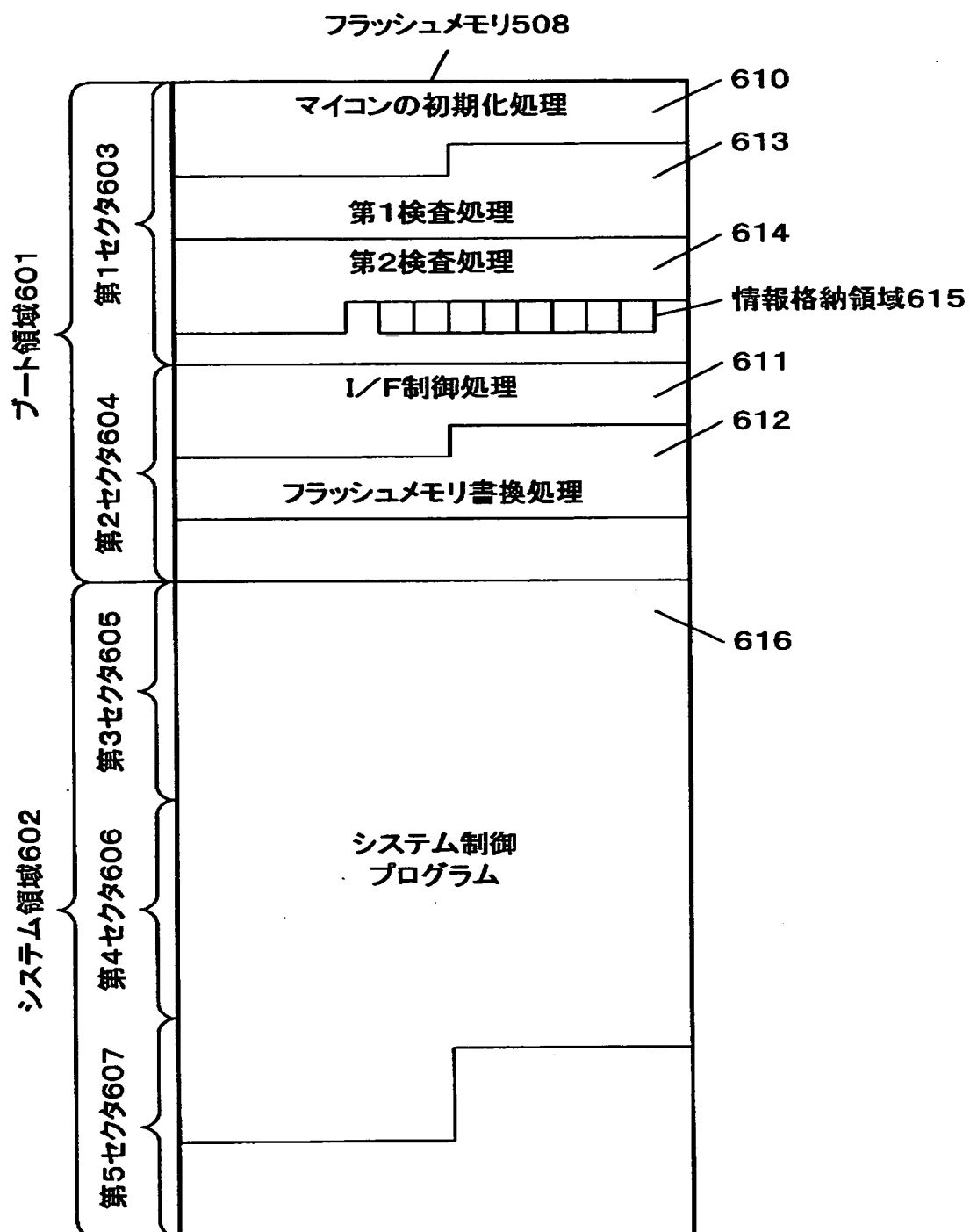
【図 4】



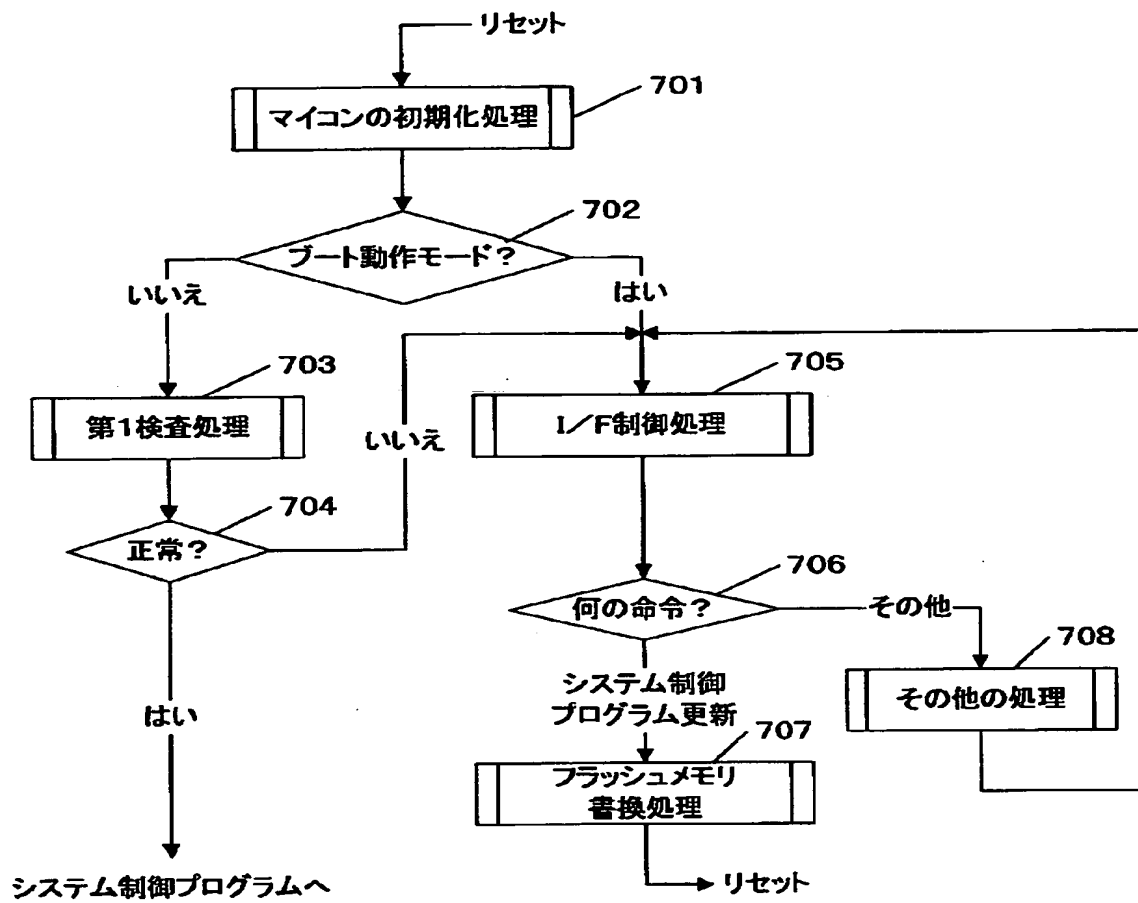
【図 5】



【図 6】

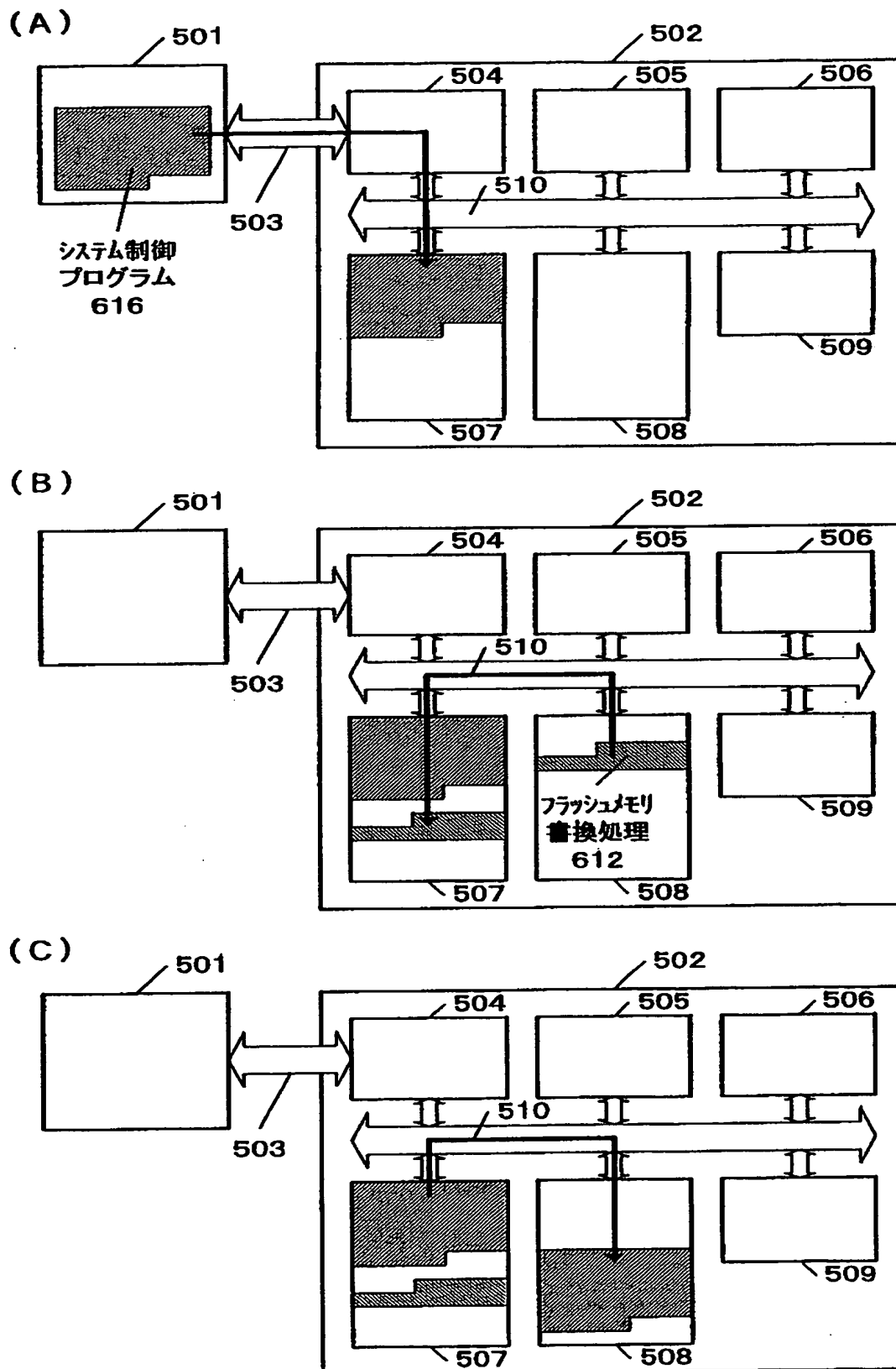


【図 7】

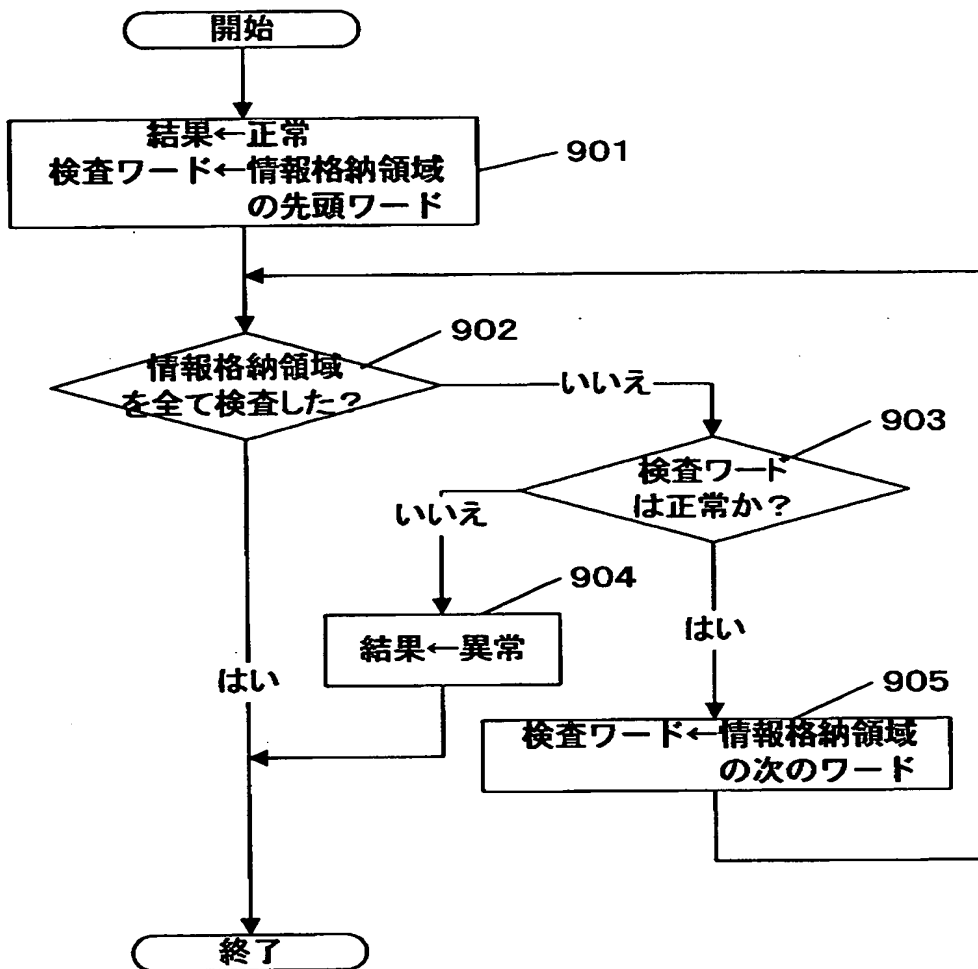




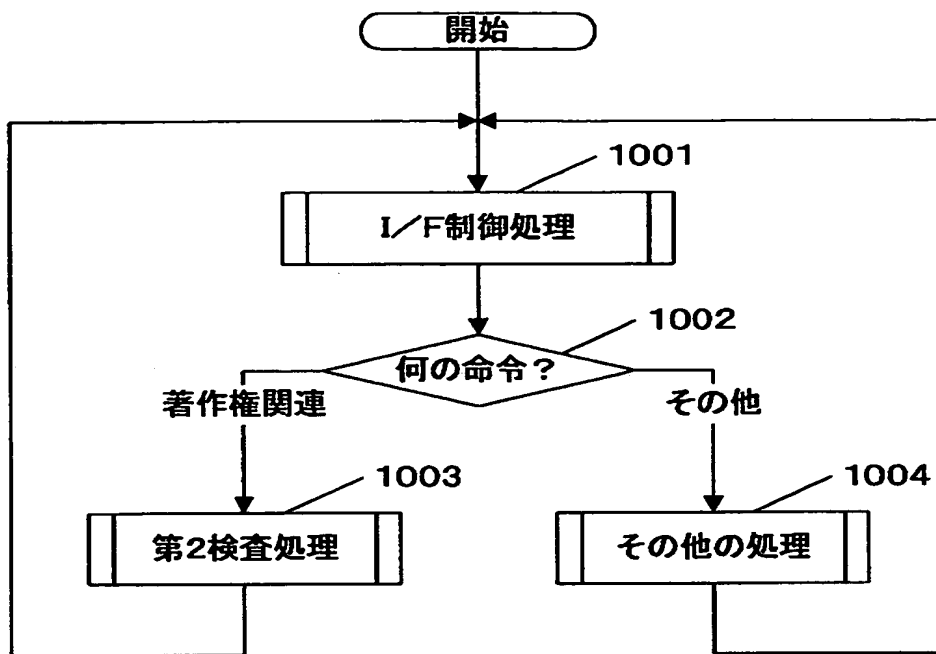
【図 8】



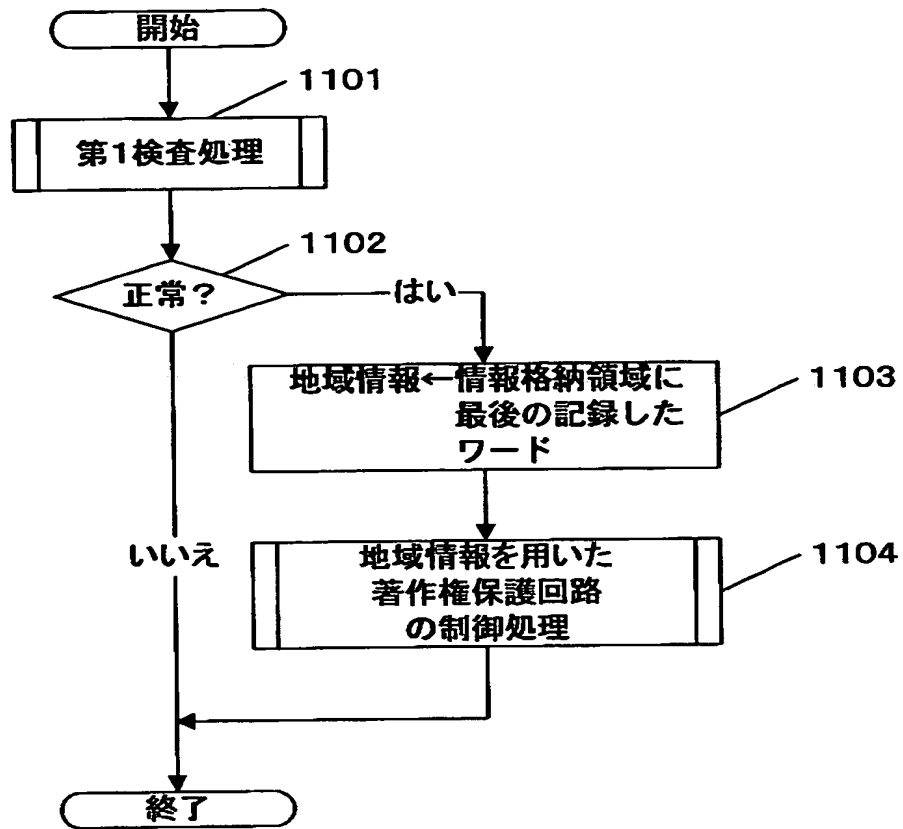
【図 9】



【図 10】



【図 1 1】



【書類名】 要約書

【要約】

【課題】 単にEEPROM等で地域情報や設定回数を保持するだけでは、地域制限を外すといった、違法な改造に対して防御力が弱かった。違法行為が氾濫すると有用なコンテンツが配布されなくなり、正しい行為をしている多くのユーザの利益を損ねる結果になる。

【解決手段】 フラッシュメモリの消去せずに書込むと記憶された値と書込んだ値の論理積が記憶されるという素子特性に着目し、フラッシュメモリを追記型のメモリとして利用する。さらに、マイコンはリセット後に特定の番地のプログラムを実行するという特徴から、その番地を含むフラッシュメモリのセクタに、追記型のメモリとして利用する領域を配置することで、消去を防いで追記型としてしか利用できないように保護する。

【選択図】 図2

出 願 人 履 歴 情 報

識別番号 [000005821]

1. 変更年月日	1990年 8月28日
[変更理由]	新規登録
住 所	大阪府門真市大字門真1006番地
氏 名	松下電器産業株式会社

(Translation)

PATENT OFFICE  
JAPANESE GOVERNMENT

This is to certify that the annexed is a true copy of the following application as filed with this Office.

Date of Application : October 18, 1999

Application Number : Heisei 11  
Patent Appln. No. 295048

Applicant(s) : MATSUSHITA ELECTRIC INDUSTRIAL CO.,  
LTD.

Wafer  
of the  
Patent  
Office

July 21, 2000

Kouzou OIKAWA  
  
Commissioner,  
Patent Office

Seal of  
Commissioner  
of  
the Patent  
Office

Appln. Cert. No.

Appln. Cert. Pat. 2000-3056196